

Corrigé type : Electronique 4
2^{ème} année Licence

Exercice 1 (6 pts)

Ce qui permet d'obtenir le circuit équivalent de l'oscillateur (Figure 10).

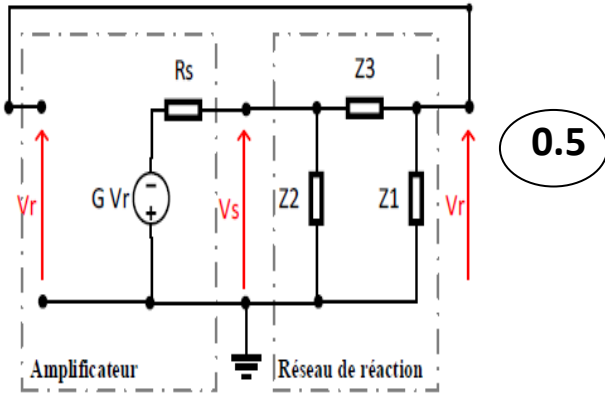


Figure 10 : Circuit équivalent de l'oscillateur.

Ce circuit peut être arrangé comme c'est montré par la figure 11.

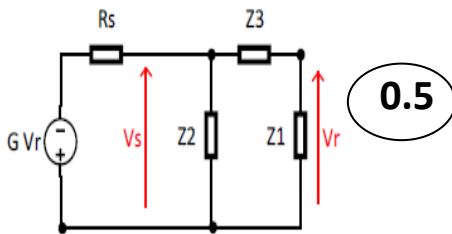


Figure 11 : Circuit simplifié de l'oscillateur.

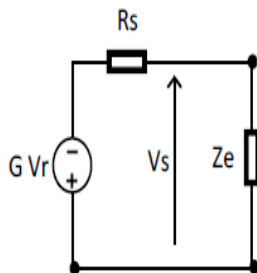
Calcul de A :

On remplace la chaîne de réaction par son impédance d'entrée Ze. En utilisant le diviseur de tension, il est possible d'écrire :

$$V_s = \frac{Z_e}{Z_e + R_s} (-G V_r)$$

$$\text{Avec : } Z_e = Z_2 // (Z_1 + Z_3) = \frac{Z_2(Z_1 + Z_3)}{Z_1 + Z_2 + Z_3}$$

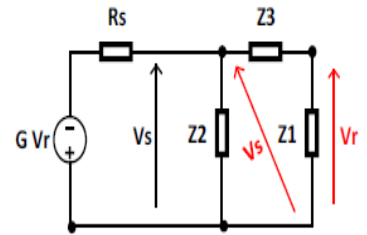
$$\text{D'où : } A = \frac{V_s}{V_r} = -G \frac{Z_e}{Z_e + R_s}$$



1

Calcul de B :

$$B = \frac{V_r}{V_s} = \frac{Z_1}{Z_1 + Z_3}$$



Condition d'oscillation :

$$AB = 1 \Rightarrow \frac{-G Z_e}{Z_e + R_s} \cdot \frac{Z_1}{Z_1 + Z_3} = 1 \Rightarrow \frac{-G \left(\frac{Z_2(Z_1 + Z_3)}{Z_1 + Z_2 + Z_3} \right)}{\left(\frac{Z_2(Z_1 + Z_3)}{Z_1 + Z_2 + Z_3} \right) + R_s} \cdot \frac{Z_1}{Z_1 + Z_3} = 1$$

1

$$\Rightarrow \frac{-G Z_1 Z_2}{Z_2(Z_1 + Z_3) + R_s(Z_1 + Z_2 + Z_3)} = 1$$

$$\text{donc : } -G Z_1 Z_2 = Z_2(Z_1 + Z_3) + R_s(Z_1 + Z_2 + Z_3)$$

Les trois impédances sont des réactances jX. Alors :

$$G X_1 X_2 = -X_2(X_1 + X_3) + j R_s(X_1 + X_2 + X_3)$$

La partie imaginaire doit être nulle : $X_1 + X_2 + X_3 = 0 \dots \dots (1)$

Il nous reste : $G X_1 X_2 = -X_2(X_1 + X_3)$ ou bien : $G X_1 = -(X_1 + X_3) \dots \dots (2)$

$$(2) \Rightarrow (G + 1) X_1 = -X_3$$

On sait que G est un réel positif, donc : X1 et X3 sont de signe différent. On conclut que : X1 et X3 sont des réactances différentes. Si Z1 est capacitive, Z3 doit être inductive et vice versa.

L'équation (1) s'écrit : $-(X_1 + X_3) = X_2 \dots \dots (3)$

On remplace (3) dans (2), on obtient : $G X_1 = X_2$

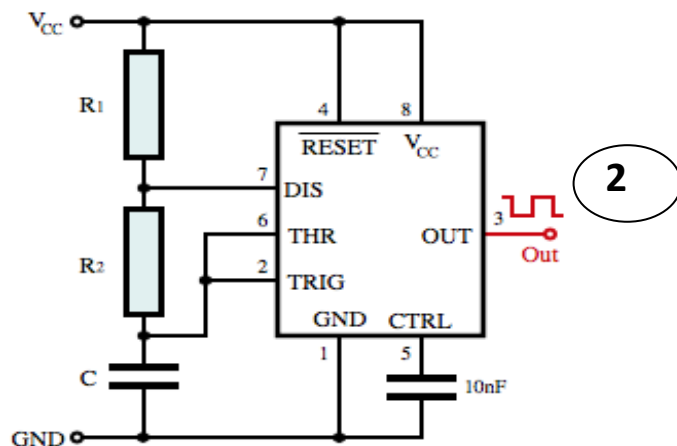
Les réactances X1 et X2 sont de même signe. Ils doivent être de même type de réactance.

Il y a deux combinaisons possibles : Z1 et Z2 sont capacitives, et Z3 est inductive, ou bien Z1 et Z2 sont inductives, et Z3 est capacitive.

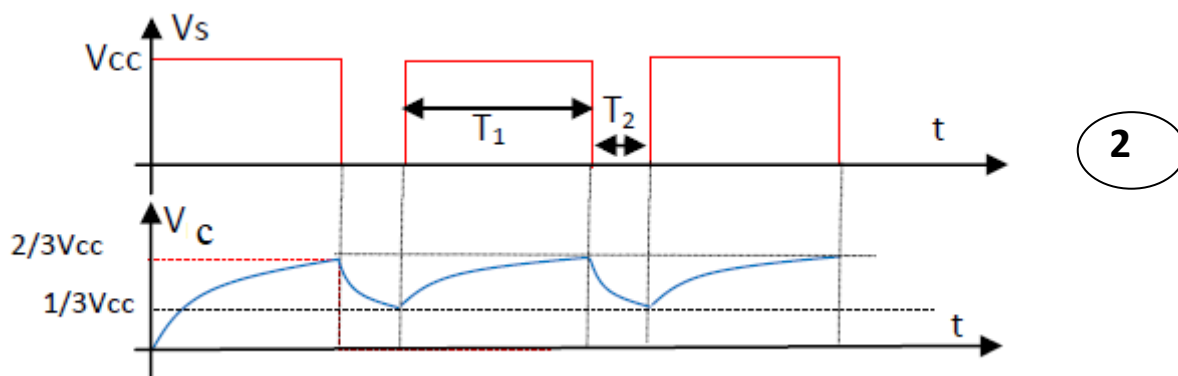
1

Exercice 2 (4 pts)

1°) Donner le brochage du montage Astable via le circuit intégré 555

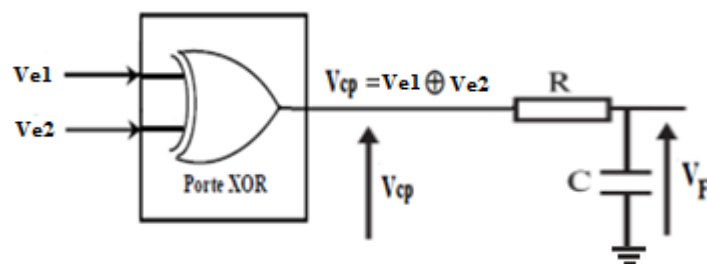


2°) Représenter les évolutions des signaux V_c et V_{out}



Exercice 2 (05 pts)

Le comparateur de phase numérique est constitué d'une porte OU exclusif. Le OU exclusif joue dans le domaine numérique, un rôle similaire à celui du multiplieur dans le domaine analogique, le circuit de la figure ci-dessous utilise ce comparateur associé à un filtre RC passe bas.



OU exclusif ne fonctionne qu'avec des signaux de type carrés, que nous supposons compris entre 0 et V_{DD} . Les deux entrées à un rapport cyclique $\alpha = 1/2$, l'entrée V_{e2} en retard de temps (déphasage $\Delta\phi$) t_r par rapport à l'entrée V_{e1} .

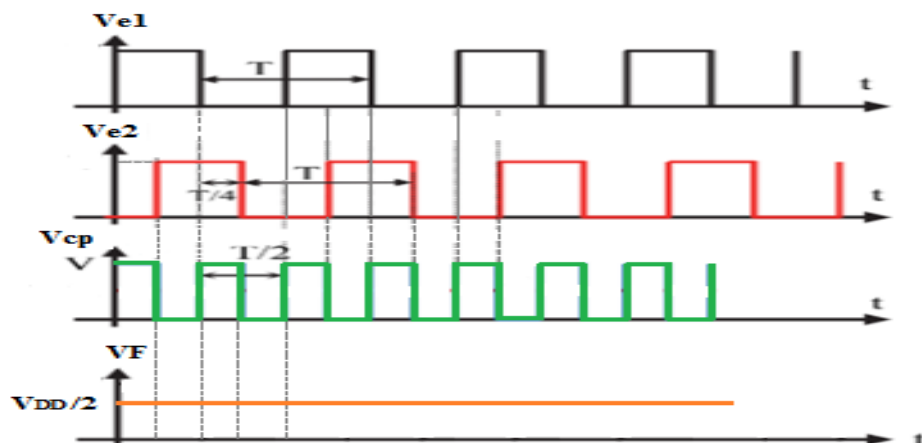
1°) Donner l'expression de la tension V_F à la sortie du filtre en fonction de t_r

$$V_F = \frac{1}{T_0} \int_0^{T_0} V_{cp}(t) dt = \frac{1}{T} \int_0^{t_r} V_{cp}(t) dt = \frac{2}{T} V_{DD} (t_r - 0) = \frac{2 \cdot V_{DD}}{T} t_r \quad (2)$$

2°) Déduire la valeur de V_F pour $t_r = T/2$ (c.à.d. les deux entrées sont en opposition de phase)

$$V_F = \frac{2 \cdot V_{DD}}{T} t_r = \frac{2 \cdot V_{DD}}{T} \cdot \frac{T}{2} = V_{DD} \quad (1)$$

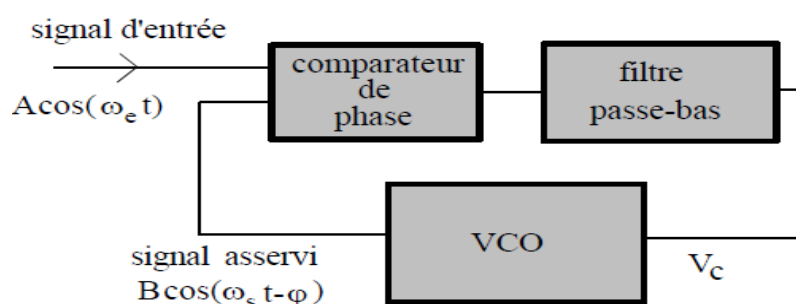
3°) Designer les chronogrammes des signaux V_{e2} , V_{cp} et V_F si l'entrée V_{e2} en retard de $T/4$ par rapport à l'entrée V_{e1}



2

Exercice 2 (04 pts)

1. Lister les différents éléments d'une Boucle à verrouillage de phase PLL par schéma explicatif :



2

2. Que signifient les Abréviations suivantes ?

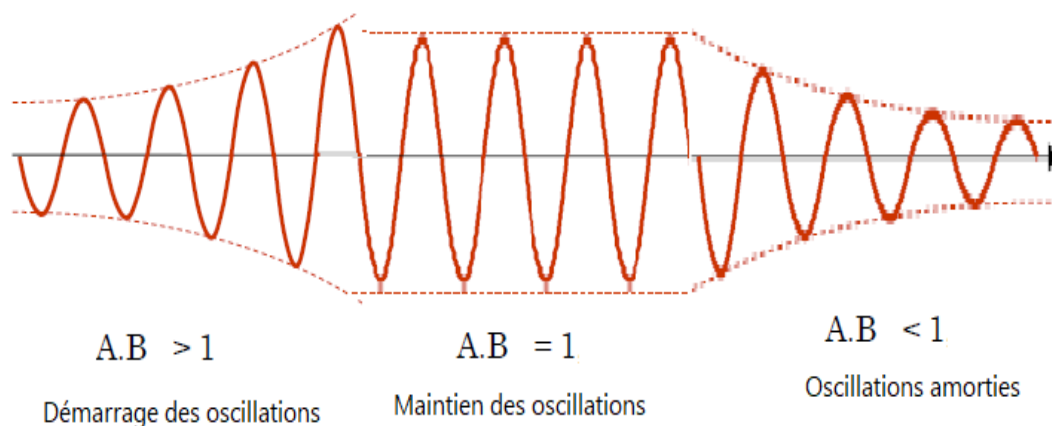
VCO : Voltage Controlled Oscillator (oscillateur commandé par tension)

PLL : Phase Locked Loop (Boucle à verrouillage de phase)

2

3. Soit le signal de sortie d'un oscillateur à boucle de réaction suivant le cas du gain de la boucle.

Donnez la condition du gain et l'état d'oscillation pour chaque état



1